

1. 概要

本オプションは DCS-9700 シリーズに、8 チャンネルまたは 16 チャンネルのロジックアナライザ機能を追加するものです。

型番	DS2-8LA	8ch ロジックアナライザオプション ・8ch ロジックアナライザ・モジュール ・8ch ロジックアナライザ・プローブ(GTL-08LA) ・テストクリップ 8 個
	DS2-16LA	16ch ロジックアナライザオプション ・16ch ロジックアナライザ・モジュール ・16ch ロジックアナライザ・プローブ(GTL-16LA) ・テストクリップ 16 個
特長	ロジックアナライザ オプションは DCS-9700 シリーズにロジックアナライザ機能を追加します。チャンネル数は 8 または 16、最高 500MS/s、200MHz 帯域で動作します。単純なデジタル信号のほかに各種バス規格に対応した観測ができます。	
しきい値	TTL, CMOS, ECL, PELC, 自由設定	
電圧	一般的なデジタル信号のしきい値電圧の他に、± 10V の範囲でしきい値を自由に設定できます。	
トリガ種類	エッジ、パルス幅、立上り、立下り、ロジックなどの一般的なトリガのほかに SPI、UART、I ² C のシリアルバス規格のトリガがあります。	

2. オプションの取り付け

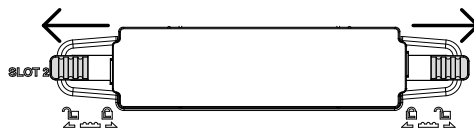
構成 ロジックアナライザオプションはロジックアナライザ・モジュールとロジックアナライザ・プローブの 2 つから構成されています。



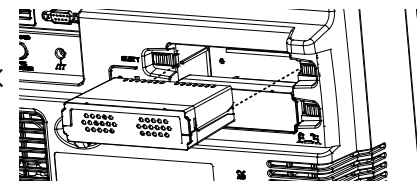
注意 モジュールは、ホットスワップ対応ではありません。モジュールを取り付け、または取り外す場合は、必ず電源をオフにしてください。

手順 1. オプションのモジュールを取り付ける前には、必ず電源をオフにして電源コードを抜いてください。

2. DCS-9700 の背面のモジュールカバーを支えるタブをアンロック位置までスライドさせてください。そして、次にモジュールカバーを外します。

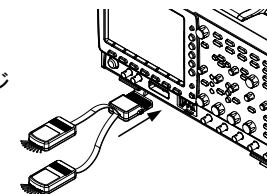


3. ロジックアナライザ・モジュールを挿入し取り付けます。モジュールベイのスロットへ確実に挿入してください。



4. タブをスライドさせロック位置まで戻します。
5. ショートを防ぐため、測定対象(DUT)の電源をオフにしてください。
6. ロジックアナライザ・プローブを DCS-9700 の前面に装着してください。

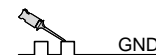
DCS-9700 の電源をオンして、ロジックアナライザおよびプローブが認識されることを確認してください。



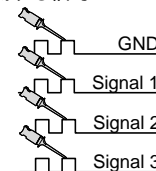
注意

初めてロジックアナライザオプションを装着した場合は、初期校正が約3分間行われます、電源を切らないでお待ちください。

7. 測定対象のグラウンドをロジックアナライザ・プローブのグラウンドにつないでください。



8. 観測する信号にプローブ・リードをつないでください。



使用方法は DCS-9700 本体およびオプションの取扱説明書を参照してください。

TEXIO INSTRUCTION MANUAL

Logic Analyzer Option

DS2-08LA DS2-16LA

TEXIO TECHNOLOGY CORPORATION

B71-0399-08


1. Overview

This Option is designed to add functionality to 8 or 16-channel logic analyzer, DCS-9700 series.

Option Number	DS2-8LA	8-Channel Logic Analyzer Option ·8-Channel Logic Analyzer module ·8-Channel Logic Analyzer Probe (GTL-08LA) ·Test Clips x 8
	DS2-16LA	16-Channel Logic Analyzer Option ·16-Channel Logic Analyzer module ·16-Channel Logic Analyzer Probe (GTL-16LA) ·Test Clips x 16
Feature	The Logic Analyzer inputs can only be used when a Logic Analyzer option is installed. Both the 8-channel and 16-channel models have a sample rate of 500MS/s with bandwidth of 200MHz. The logic analyzer inputs can be used to measure discrete inputs or can be used to measure values on a parallel or serial bus.	
Supported Logic Thresholds	TTL, CMOS, ECL, PELC, User- defined	The DCS-9700 supports common logic thresholds and supports user-defined thresholds of $\pm 10V$ if the in-built threshold levels are unsuitable.
Digital Trigger Types	Edge, Pulse Width, Rise and Fall, Bus, Logic	As standard, the digital channels support basic edge, pulse width, rise and fall as well as bus and logic triggers. Corresponding serial bus standard is SPI, I ² C and UART.

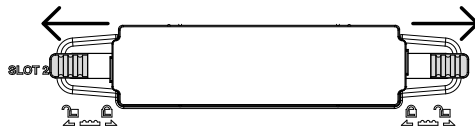
2. Module Installation and attach probe

Component Logic analyzer option is composed of from logic analyzer probe and logic analyzer module.

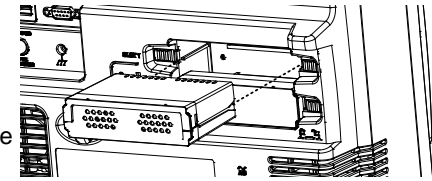
 **Note** The modules are not hot-swappable. Please ensure the power is off before connecting or disconnecting any of the modules from the rear panel.

Steps 1. Make sure the power is turned off before installing any of the optional modules.

2. On the DCS-9700 rear panel, Slide the tabs holding the module cover to the unlock position and then remove.



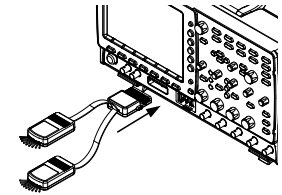
3. Install the optional module. Be sure to make sure that the grooves on the module line-up to the slots in the module bay.



4. Slide the tabs back into the lock position.

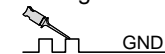
5. Turn the DUT off to protect it from being short circuited when the probes are attached.

6. Insert the Logic Analyzer probe into the DCS-9700 front input. Please make sure that you turn on the DCS-9700, and the logic analyzer probe is recognized.

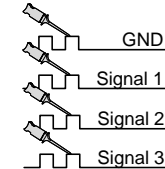


Initial calibration is performed for about 3 minutes, if equipped with a logic analyzer option for the first time, Please wait without turning off the power.

7. Connect the ground lead from the logic analyzer probe to the circuit ground on the DUT.



8. Connect another probe lead to points of interest on the circuit. Make note of which probe lead is connected to which point.



Please refer to the instruction manual of the DCS-9700 and options for how to use it.